

Clock cleanness

Reply from Kay Rehlich:

Wir werden beim XFEL eine untere Frequenz (z.B. 100kHz) festlegen, mit der die 50Hz und damit die Shots des Beschleunigers synchronisiert werden. Diese Frequenz wäre dann auch in einem festen Verhältnis zu den Bunches. Der optimale Wert dieser Frequenz ist mir noch nicht klar. Eure PLLs sollten dann eigentlich auch nicht mehr springen können.

5MHz wird die maximale Bunchfrequenz sein. Bei FLASH laufen wir mit einer unteren Frequenz von 100kHz. Ob wir nicht benutzte Bunches vernichten oder gleich nur z.B. 100kHz erzeugen, ist noch nicht beschlossene Sache.

Clock from XFEL

- Fixed clock, no phase jumps
- Frequency not fixed now, but later
ONE frequency for all operation conditions
Frequency somewhere between
~100kHz and few MHz.
- Different number of cycles between trains.

Our clock and control

My view:

Should distribute clock as $n/m * \text{clk}_{\text{XFEL}}$
n,m **configurable** integer numbers
frequency **close to** 100MHz.

For AGIPD:

frequency \approx 100MHz, but close to it.
m=1
arguments later in the AGIPD talk

?????

